SULIT

POLITEKNIK MALAYSIA

BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK
KEMENTERIAN PENDIDIKAN MALAYSIA

JABATAN KEJURUTERAAN ELEKTRIK

PEPERIKSAAN AKHIR

SESI DISEMBER 2014

EE503: IC FABRICATION AND PACKAGING TECHNOLOGY

TARIKH : 21 APRIL 2015
MASA : 2.30 PTG – 4.30 PTG (2 JAM)

Kertas ini mengandungi **TUJUH (7)** halaman bercetak.
Bahagian A: Struktur (10 soalan)
Bahagian B: Esei (3 soalan)
Dokumen sokongan yang disertakan : Tiada

JANGAN BUKA KERTAS SOALAN INI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SECTION A : 40 MARKS
BAHAGIAN A : 40 MARKAH

INSTRUCTION:
This section consists of **TEN (10)** structured questions. Answer **ALL** questions.

ARAHAN:
*Bahagian ini mengandungi **SEPULUH (10)** soalan berstruktur. Jawab semua soalan.*

CLO1
C2

QUESTION 1

Explain **TWO (2)** Moore's Law in predicting Integrated Circuit (IC) integration speed and device feature size.

SOALAN 1

*Terangkan **DUA (2)** Hukum Moore dalam menjangkakan halaju litar bersepadu terkamir dan saiz peranti.*

[4 marks]
[*4 markah*]

CLO1
C1

QUESTION 2

Name **FOUR (4)** types of Metal Oxide Semiconductor (MOS) Integrated Circuit (IC) transistor.

SOALAN 2

*Namakan **EMPAT (4)** jenis transistor litar bersepadu 'Metal Oxide Semiconductor (MOS)'.*

[4 marks]
[*4 markah*]

CLO2
C1

QUESTION 3

State **FOUR (4)** importances of epitaxial layer for the wafer.

SOALAN 3

*Nyatakan **EMPAT (4)** kepentingan lapisan 'epitaxial' kepada wafer.*

[4 marks]
[4 *markah*]

CLO2
C1

QUESTION 4

State **FOUR (4)** sources of contaminations that affect the production of Integrated Circuit (IC) fabrication.

SOALAN 4

*Nyatakan **EMPAT (4)** sumber pencemaran yang menjejaskan hasil pengeluaran dalam fabrikasi litar bersepadu.*

[4 marks]
[4 *markah*]

CLO2
C1

QUESTION 5

List **FOUR (4)** functions of oxide layer in Integrated Circuit (IC) fabrication process.

SOALAN 5

*Senaraikan **EMPAT (4)** fungsi lapisan oksida dalam proses fabrikasi litar bersepadu.*

[4 marks]
[4 *markah*]

CLO2
C1

QUESTION 6

Write down **FOUR (4)** CMOS technologies in Integrated Circuit (IC) fabrication.

SOALAN 6

*Tuliskan **EMPAT (4)** teknologi CMOS dalam fabrikasi litar bersepadu.*

[4 marks]
[4 *markah*]

CLO2
C2

QUESTION 7

Differentiate between pin Through Hole Mount Technology (THMT) and Surface Mount Technology (SMT) in Integrated Circuit (IC) Printed Circuit Board (PCB) packages.

SOALAN 7

Berikan perbezaan diantara Pakej Pin Melalui Lubang (THMT) dan Teknologi Percantuman Permukaan (SMT) dalam Papan Litar Bercetak Litar Bersepadu (PCB).

[4 marks]
[4 *markah*]

QUESTION 8 (a)

Define chip yield in Integrated Circuit (IC) fabrication industry.

SOALAN 8 (a)

Takrifkan istilah hasil cip dalam industri fabrikasi litar bersepadu.

[2 marks]
[2 *markah*]

CLO2
C2

QUESTION 8 (b)

Explain the relation between yield and chip size on wafer.

SOALAN 8 (b)

Terangkan hubungan antara hasil dengan saiz cip pada wafer.

[2 marks]
[2 *markah*]

CLO1
C1

QUESTION 9

Give **FOUR (4)** advantages of Micro Electro Mechanical Systems (MEMS).

SOALAN 9

*Berikan **EMPAT (4)** kelebihan Sistem Mikro Elektro Mekanikal (MEMS).*

[4 marks]
[4 *markah*]

CLO1
C1

QUESTION 10

List **FOUR (4)** types of Micro Electro Mechanical Systems (MEMS) actuation principle currently available in the market.

SOALAN 10

*Senaraikan **EMPAT (4)** jenis prinsip penggerak Sistem Mikro Elektro Mekanikal (MEMS) yang terdapat di pasaran pada masa kini.*

[4 marks]
[4 *markah*]

SECTION B: 60 MARKS
BAHAGIAN B: 60 MARKAH

INSTRUCTION:
This section consists of **THREE (3)** essay questions. Answer **ALL** questions.

ARAHAN:
*Bahagian ini mengandungi **TIGA (3)** soalan esei. Jawab semua soalan.*

QUESTION 1
SOALAN 1

CLO1
C1

a) i) Draw schematic (transistor) symbol for PMOS and NMOS.

Lukiskan simbol skematik (transistor) bagi PMOS dan NMOS.

[2 marks]
[2 *markah*]

CLO1
C1

ii) Sketch the physical structure (cross section structure) for PMOS and NMOS.

Lakarkan struktur fizikal (struktur keratan rentas) bagi PMOS dan NMOS.

[4 marks]
[4 *markah*]

CLO2
C2

b) Czochralski method is widely used in producing single crystal silicon (ingot).

Explain **SEVEN (7)** steps to produce it.

*Kaedah Czochralski digunakan secara meluas dalam menghasilkan silicon kristal tunggal (ingot). Terangkan **TUJUH (7)** langkah untuk menghasilkannya.*

[14 marks]
[14 *markah*]

QUESTION 2
SOALAN 2

CLO2
C2

a) Describe briefly **TEN (10)** steps in photolithography process.

*Terangkan secara ringkas **SEPULUH (10)** langkah dalam proses fotolitografi.*

[10 marks]
[10 *markah*]

CLO2
C1

b) List **FOUR (4)** photomasks needed for NMOS transistor fabrication process.

*Senaraikan **EMPAT (4)** topeng cahaya yang diperlukan untuk proses fabrikasi transistor NMOS.*

[4 marks]
[4 *markah*]

CLO2
C2

c) Explain **TWO (2)** major problems that exist in CMOS transistor operation.

*Terangkan **DUA (2)** masalah utama yang wujud ketika operasi transistor CMOS.*

[6 marks]
[6 *markah*]

QUESTION 3
SOALAN 3

CLO2 C1

a) List **TWO (2)** types of ceramic packages.
*Senaraikan **DUA (2)** jenis pakej seramik.*

[2 marks]
[2 *markah*]

CLO2 C1

b) Identify **FOUR (4)** steps involved in Integrated Circuit (IC) final assembly.
*Kenalpasti **EMPAT (4)** langkah yang terlibat dalam pembuatan akhir litar bersepadu.*

[4 marks]
[4 *markah*]

CLO2 C2

c) Explain the method of Epoxy Die Attach and Eutectic Die Attach.
Terangkan kaedah 'Epoxy Die Attach' dan 'Eutectic Die Attach'.

[4 marks]
[4 *markah*]

CLO2 C1

d) List **FOUR (4)** advanced Integrated Circuit (IC) packaging techniques.
*Senaraikan **EMPAT (4)** teknik pembungkusan litar bersepadu termaju.*

[4 marks]
[4 *markah*]

CLO2 C2

e) Explain in details the burn-in process in Integrated Circuit (IC) testing.
Terangkan secara terperinci proses 'burn-in' dalam pengujian litar bersepadu.

[4 marks]
[4 *markah*]

CLO2 C1

f) List **TWO (2)** methods in predicting Integrated Circuit (IC) failure rate.
*Senaraikan **DUA (2)** kaedah dalam menjangkakan kadar kegagalan litar bersepadu.*

[2 marks]
[2 *markah*]

SOALAN TAMAT